

19



OFICINA ESPAÑOLA DE  
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **1 077 373**

21 Número de solicitud: 201230590

51 Int. Cl.:  
**G01N 27/00** (2006.01)

12

SOLICITUD DE MODELO DE UTILIDAD

U

22 Fecha de presentación: **30.05.2012**

43 Fecha de publicación de la solicitud: **11.07.2012**

71 Solicitante/s:  
**CONSEJO SUPERIOR DE INVESTIGACIONES  
CIENTÍFICAS (CSIC) (Titular al 68,75%)  
SERRANO, 117  
28006 MADRID, ES y  
UNIVERSIDAD DE VALENCIA (Titular al 31,25%)**

72 Inventor/es:  
**BERNABEU VERDU, JOSÉ;  
GARCÍA GARCÍA, MARIA DEL CARMEN;  
LOZANO FANTOBA, MANUEL;  
MARCO HERNÁNDEZ, RICARDO;  
MARTI GARCÍA, SALVADOR;  
PELLEGRINI, GIULIO;  
ULLÁN CORMES, MIGUEL y  
LACASTA LLÁCER, CARLOS**

74 Agente/Representante:  
**Ungría López, Javier**

54 Título: **SISTEMA DE LECTURA COMPLETO Y PORTÁTIL PARA SENSORES DE RADIACIÓN DE TIPO  
MICROPISTAS.**

ES 1 077 373 U

## SISTEMA DE LECTURA COMPLETO Y PORTÁTIL PARA SENSORES DE RADIACIÓN DE TIPO MICROPISTAS

### DESCRIPCIÓN

#### OBJETO DE LA INVENCION

5 La presente invención se refiere a un sistema de lectura portátil para sensores de radiación de tipo micropistas en sustrato de silicio. Este sistema utiliza como electrónica de lectura del pulso de corriente del detector un chip específico que multiplexa la señal de todos sus canales de entrada de forma que únicamente hay que condicionar una sola señal de salida. El sistema dispone, además, de un soporte intercambiable para los detectores, de una electrónica de conversión y procesado y de un software de interfaz con el usuario. El sistema de la presente invención está destinado a investigar las propiedades de este tipo de sensores.

10 El sistema se divide en dos partes: una placa hija y una placa madre. La primera es una pequeña placa que contiene dos de los chips de lectura mencionados con anterioridad, un soporte intercambiable para el sensor y unos adaptadores de paso o fan-ins que adaptan el espaciado entre las pistas de conexión en el chip y en los sensores. La placa madre está destinada a procesar los datos analógicos que vienen de los chips de lectura y de las señales externas de disparo de la adquisición de datos. Controla todo el sistema y se comunica con un ordenador personal o PC vía USB. El núcleo de esta placa es una FPGA que genera las secuencias de adquisición y configuración para los chips de lectura, para un conversor analógico-digital (ADC), para un convertidor de tiempo a digital (TDC) integrado y, además, el controlador de USB que establece la comunicación con el ordenador personal. Esta placa también contiene la electrónica analógica para procesar los datos procedentes de los chips de lectura. Adicionalmente, el sistema comprende una entrada de disparo externo y una salida de disparo para pulsar una fuente de excitación externa (como por ejemplo un sistema láser).

#### ANTECEDENTES DE LA INVENCION

25 Los detectores de micropistas en sustrato de silicio se emplean en un gran variedad de aplicaciones y cada cuál requiere de unas especificaciones diferentes para dichos sensores. Las principales características a determinar son la cantidad de carga recogida cuando una partícula atraviesa el detector, la velocidad de respuesta de éste y, en muchas ocasiones, el ritmo de degradación de estas características debido a condiciones ambientales como es el nivel de radiación a que se ven sometidas.

30 Hasta la fecha no hay sistemas dedicados de uso "general" y estas medidas se realizan ensamblando componentes de diferentes experimentos y dispositivos experimentales que se han empleado en el pasado resultando en montajes experimentales "a medida", de difícil configuración, que requieren de gran espacio y que en la mayoría de ocasiones no podían hacer frente a la granularidad o número de canales de los sensores a estudiar, haciendo muy difíciles los estudios de interferencias coherentes, acoplamiento entre canales, etc. Si bien estos sistemas a medida han cumplido con su cometido, resultan ser dispositivos "únicos y artesanales" que producen resultados difíciles de comparar con otros sistemas, en particular cuando se realizan labores de investigación en grandes colaboraciones en las que producir datos intercambiables para estudios cruzados es una rutina habitual e imprescindible.

#### DESCRIPCIÓN DE LA INVENCION

40 La presente invención proporciona una solución a muchos de estos inconvenientes proporcionando un sistema que es portátil, con un soporte intercambiable para los detectores de forma que con el mismo sistema se puedan caracterizar diversos detectores, chips con un elevado número de canales de entrada, una placa hija que puede alojar dos (o más) de estos chips y un interfaz definido de comunicación entre la placa hija y la madre. La placa madre se encarga de controlar el proceso según los dictados del software de interfaz con el usuario que, a su vez, proporciona los datos en un formato común para todos los usuarios, de libre acceso y que no requiere de software propietario para ser interpretado y analizar las medidas.

45 Por otra parte, el sistema proporciona diferentes métodos para disparar la adquisición en el caso del paso de una partícula a través del detector tanto si ésta proviene de una fuente radioactiva, de uso común en laboratorios, o bien producida por un láser y proporcionar una medida analógica de la amplitud de la carga depositada bien como valor máximo o en función del tiempo.

50 Por último, el sistema proporciona su propio sistema de alimentación, de forma que tan sólo es necesaria una toma de corriente. Facilita, además, un bus de comunicaciones (USB) sencillo y de acceso muy común para la comunicación con el ordenador personal en donde los datos pueden ser almacenados para un posterior análisis.

El sistema de lectura compacto y portátil para sensores radiación de tipo micropistas en sustrato de silicio comprende: un ordenador de control que almacena y procesa unos datos adquiridos; una placa hija con un chip de lectura y un soporte intercambiable con un detector objeto de una caracterización; una placa madre con una electrónica de conversión y procesado con su propio sistema de alimentación, comunicación con un ordenador vía USB, una FPGA que interpreta y ejecuta las órdenes que llegan desde el ordenador, una entrada de disparo externo y una salida de disparo externo de pulsos para una fuente de excitación externa; y, un interfaz de usuario residente en el ordenador.

El sistema comprende dos partes principales, una parte de hardware y de una parte software. La parte de hardware es la responsable de adquirir y condicionar las señales de un sensor de micropistas en sustrato de silicio. El proceso de adquisición lo disparará bien una señal externa o una salida sincronizada que de la señal de comienzo a un sistema de generación de carga externo como pueda ser un láser. Además, el hardware procesará los datos y los transmitirá a un ordenador personal para su almacenamiento.

Dicho sistema de hardware es un sistema basado en dos tarjetas, una primera tarjeta, de tamaño reducido, la tarjeta hija, que contiene los chips de lectura de los sensores y un soporte intercambiable para el sensor y unos adaptadores de paso o fan-ins que adaptan el distanciado entre la pistas de conexión en el chip y en los sensores. La segunda tarjeta, mucho más compleja, constituye el núcleo del sistema y se denomina tarjeta o placa madre. Está destinada a procesar los datos analógicos que vienen de los chips de lectura y de las señales externas de disparo de la adquisición de datos. Controla todo el sistema y se comunica con un ordenador personal o PC vía USB. Ambas tarjetas están conectadas mediante un cable trenzado y plano que transmitirá las señales analógicas de los chips en la placa hija hacia la placa madre, así como los voltajes y señales de control de la placa madre hacia la placa hija para controlar y configurar los chips.

El software se encarga de controlar todo el sistema mediante el intercambio de comandos con la placa madre así como de adquirir los datos transmitidos desde la placa madre para su almacenamiento. El almacenamiento de hará en un formato de libre acceso que no requiera software propietario para su interpretación. El interfaz también proporciona útiles para la monitorización del correcto funcionamiento del sistema.

#### La tarjeta hija.

La tarjeta hija será una pequeña tarjeta con los mínimos componentes necesarios para controlar los chips de adquisición y para enviar hacia la placa madre la señal de salida. Para ello dispone de reguladores lineales para regular el único voltaje que viene de la tarjeta madre y que debe alimentar tanto a los chips como al buffer que condiciona la señal de salida para llegar a la tarjeta madre a través del cable de conexión. Además de esto, la tarjeta tiene un termistor que permite la medida de la temperatura de operación de los chips. Esta información también se envía a la placa madre.

La tarjeta proporciona un soporte intercambiable para la sujeción mecánica de los sensores y, además, los adaptadores de las distancias entre las pistas de conexión de los chips con los sensores. La conexión está prevista que se realice mediante microsoldadura de hilos de 25  $\mu\text{m}$  de sección. La señal de alto voltaje (hasta 1000 V) que necesitan los detectores de microbandas para su funcionamiento se enviará la tarjeta hija directamente sin pasar por la tarjeta madre.

El diseño de esta tarjeta es capital para el rendimiento óptimo del sistema y en particular en lo que se refiere a la fiabilidad de la señal de datos. Es por ello que habrá tres planos diferentes de masas. Uno analógico, el segundo digital y el tercero para el detector. Aunque las masas analógica y digital de los chips van, idealmente, separadas la tarjeta proporciona mecanismos para unirlos en puntos estratégicos.

Los chips de lectura multiplexan la señal de salida correspondiente a todos sus canales de entrada proporcionando, de esta forma una única salida. Los chips pueden configurarse para encadenar su salida, de forma que la tarjeta hija tendrá, independientemente del número de chips, una única línea de salida de datos.

El control de los chips se realiza mediante varios mecanismos. La configuración es mediante un sistema de control lento basado en I<sup>2</sup>C y un sistema de control rápido basado en señales LVDS para el proporcionar el reloj, el reset, la calibración y la lectura de datos.

#### La tarjeta madre

Esta tarjeta está compuesta por un número de bloques que están todos ellos controlados por una FPGA.

El primer bloque corresponde al condicionado de las señales. Dicho procesado de la señal se hace, por una parte para poder monitorizarlas mediante un osciloscopio y por otra para adaptarlas a la entrada del ADC. El bloque del ADC está compuesto por un filtro pasa-bajo para eliminar ruido de amplificadores de alta frecuencia y un ADC que digitalizará la señal proveniente de los chips. Este componente comprende una interfaz directa y en paralelo con la FPGA para acelerar la digitalización de los datos. En este bloque también

se digitaliza la señal proveniente del termistor en la placa hija.

Las señales rápidas de control para los chips de lectura necesitan de señales LVDS que se envían a través de repetidores a la tarjeta hija. Además, las señales LVDS que envíe la tarjeta también pasan por el repetidor de LVDS antes de llegar a la FPGA. Las señales tienen, además un supresor de ruido común. Las señales de control lento se generan en otro bloque que no es más que un bus paralelo a I2C que convierte los bits que le llegan en paralelo de la FPGA al protocolo I2C. La tarjeta madre comprende, además, un bloque de memoria en donde se irán almacenando los datos durante la adquisición hasta que el software en el ordenador personal requiera su transmisión a través de USB.

Uno de los bloques más sofisticados de la tarjeta madre es el encargado de disparar la adquisición de los datos. Esto es así porque se definen varios modos de adquisición que se diferencian por el origen de la señal (trigger o disparo) que desencadena la secuencia de adquisición. Existe un primer modo en el que la secuencia se genera por software a petición del programa en el ordenador personal. Esto es útil para la determinación de los pedestales o ceros de los diferentes canales. En un segundo modo, el trigger es externo, como el proporcionado por un centelleador al paso de una partícula, y asíncrono con el reloj de control del sistema. En este caso la adquisición también controla un TDC que mide el tiempo entre la llegada del trigger el siguiente flanco de subida del reloj. La tarjeta puede generar una señal de disparo síncrona con el reloj que dispare un generador externo de "cargas" en el sensor, como pueda ser el un láser. Por último, existe el modo de calibración, en el que se generan señales que disparan la generación de pulsos de calibración en los chips y que sirve para estudiar y calibra los chips.

Todos estos modos de adquisición y bloques se controlan desde la FPGA en la que se ejecuta una máquina de estados que va evolucionando según los comandos y/o señales que le llegan desde el exterior y en función de las cuales o bien comienza secuencias de adquisición o de configuración de los chips. El bloque de la FPGA contiene, además, todo el soporte necesario para poder programarla y un cristal de 40 MHz que producirá el reloj para la FPGA.

La comunicación con el ordenador personal del operario se realiza en el bloque de USB. Este bloque contiene un controlador USB que permite una transferencia bidireccional de datos.

Por último está el bloque correspondiente a la alimentación. A la entrada se dispondrá de un nivel DC de voltaje suministrado por un adaptador de alterna. A partir de dicho nivel la tarjeta madre genera los voltajes necesarios para los circuitos digitales por medio de reguladores lineales de baja caída y los voltajes para las partes analógicas mediante un convertor DC-DC seguido, también de un regulador lineal de baja caída. El voltaje necesario para la tarjeta hija se generará mediante un convertor DC-DC.

#### BREVE DESCRIPCIÓN DE LAS FIGURAS

**Figura 1:** Muestra un diagrama de la tarjeta hija en el que se muestran los diferentes bloques que contiene.

**Figura 2:** Muestra un diagrama de bloques de la tarjeta madre.

#### DESCRIPCIÓN DE LA FORMA DE REALIZACIÓN PREFERIDA.

La figura 1 muestra un diagrama de la tarjeta hija en el que se muestran los diferentes bloques que contiene. La tarjeta hija está conectada con el detector de radiación (101) que se quiere caracterizar. El detector de radiación (101) está unido eléctricamente mediante micro-soldaduras de hilo a los chips de lectura (110) y (111) por medio de unos adaptadores de paso (102). Los chips están conectados a un adaptador de corriente o buffer (116) y de allí sale una señal analógica (117) que se lleva a la tarjeta madre. La tarjeta lleva un sensor de temperatura (112) cuya señal (113) se envía a la tarjeta madre. La tarjeta hija se comunica con la tarjeta madre mediante unas señales de control de alta velocidad (114) y de baja velocidad (115).

La tarjeta hija está alimentada eléctricamente en baja tensión y en alta tensión por las líneas (107) y (103) respectivamente. La baja tensión es regulada en (108) y la tensión distribuida por la tarjeta (109). La alta tensión es filtrada en un filtro baja bajo RC (106), llevada al adaptador de paso por (104) y de allí al detector por medio de la pista (105).

La figura 2 muestra un diagrama de bloques de la tarjeta madre. El control de la tarjeta se realiza mediante un dispositivo de lógica programable FPGA (201) que mediante líneas de control (225) y de datos (224) controla una memoria de almacenamiento de datos (204), un convertor de tiempo a digital TDC (208), una interfase USB (214) con el ordenador (226), unos indicadores luminosos LED (213), un retardo programable (212) que es enviado al exterior a través de un amplificador de 50 ohmios (211) por una línea de salida de disparo (239). El sistema también dispone de tres entradas de disparo (227), (228) y (229) que a través de un circuito de acondicionamiento (209) llevan la señal a la FPGA.

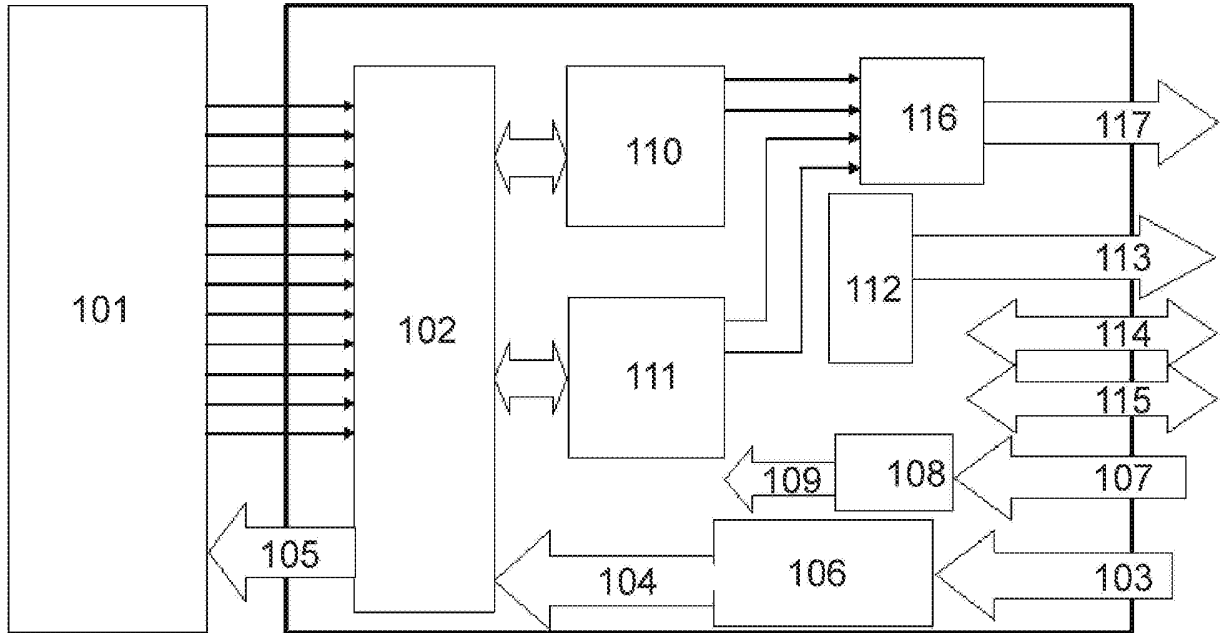
- 5 La FPGA se conecta a la tarjeta hija mediante las líneas de control lento (220) y de control rápido (217), en este último caso la señal (219) es acondicionada por un circuito (207), y llevada (218) a unos filtros de modo común (206). Los datos de temperatura que llegan de la tarjeta hija por la línea (216) son convertidos a digital en un convertidor (205) y llevados a la FPGA mediante las señales (223). Las señales analógicas que vienen de los detectores desde la tarjeta hija (215) son acondicionados en un circuito (202), donde hay una salida de señal para osciloscopio (231) y llevados a un convertidor analógico digital (203) desde donde pasan las señales a la FPGA.
- Finalmente la tarjeta madre tiene un sistema de alimentación (210) a partir de una tensión continua de baja tensión (221) que lo distribuye (222) al resto de la placa y a la tarjeta hija.
- 10 La presente invención es un sistema electrónico. La forma preferente de fabricación consiste en la realización de dos placas de circuito impreso una para la tarjeta hija y otra para la tarjeta madre con los componentes electrónicos incorporados e interconectados. Los componentes que han de incorporarse a cada placa son los que se deducen de la explicación anterior para la figura 1 en relación con la tarjeta hija y para la figura 2 en relación con la tarjeta madre y que funcionan mediante una programación adecuada de acuerdo a la
- 15 explicación contenida en la descripción de la invención.

**REIVINDICACIONES**

1.- Sistema de lectura compacto y portátil para sensores de radiación de tipo micropistas en sustrato de silicio caracterizado por que comprende:

- 5       - un ordenador de control que almacena y procesa unos datos adquiridos;
- una placa hija con un chip de lectura y un soporte intercambiable con un detector objeto de una caracterización;
- una placa madre con una electrónica de conversión y procesado con su propio sistema de alimentación, comunicación con un ordenador vía USB, una FPGA que interpreta y ejecuta las órdenes que llegan desde el ordenador, una entrada de disparo externo y una salida de disparo externo de pulsos para una fuente de excitación externa; y,
- 10       - un interfaz de usuario residente en el ordenador.

**FIGURA 1**



**FIGURA 2**

